



Digitalna vezja UL, FRI



Vaja 9 Sekvenčna vezja, pomnilne celice

Pomnilne celice: RS, JK, D, T

RS (reset, set)

r	s	$q(t + 1)$
0	0	$q(t)$
0	1	1
1	0	0
1	1	X (r.s=0)

$$q(t + 1) = q(t) \cdot \bar{r} \vee s$$

JK (jump, kill)

k	j	$q(t + 1)$
0	0	$q(t)$
0	1	1
1	0	0
1	1	$\bar{q}(t)$

$$q(t + 1) = q(t) \cdot \bar{k} \vee \bar{q}(t) \cdot j$$

D (delay)

d	$q(t + 1)$
0	0
1	1

$$q(t + 1) = d$$

T (trigger)

t	$q(t + 1)$
0	$q(t)$
1	$\bar{q}(t)$

$$q(t + 1) = q(t) \cdot \bar{t} \vee \bar{q}(t) \cdot t$$

V nadaljevanju bomo uporabljali $D^1 q = q(t + 1)$ in $q = q(t)$

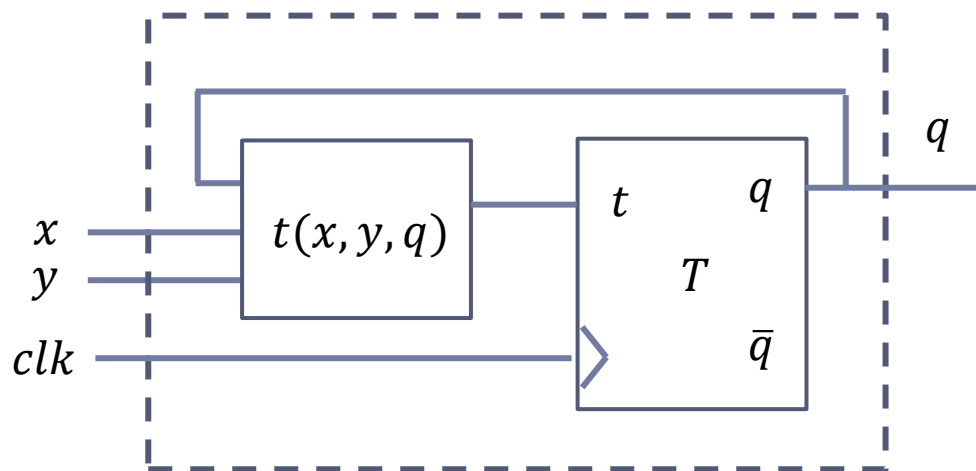
Izvedba sekvenčnih vezij s pomnilnimi celicami

Zgled: S pomočjo T pomnilne celice realiziraj vezje, ki deluje po enačbi

$$D^1q = q(x \cdot \bar{y}) \vee \bar{q}(y \rightarrow x)$$

$$q = 0 : y =$$

Shema izvedbe



Pravilnostna tabela naslednjega stanja D^1q

x	y	q	D^1q
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Vzbujevalna tabela

t	D^1q
0	q
1	\bar{q}

q	D^1q	t
0	0	0
0	1	1
1	0	1
1	1	0

Razširitev

x	y	q	D^1q	t
0	0	0	1	1
0	0	1	0	1
0	1	0	0	0
0	1	1	0	1
1	0	0	1	1
1	0	1	1	0
1	1	0	1	1
1	1	1	0	1

		y, q			
		00	01	11	10
x	0	1	1	1	
	1	1		1	1

$$t = \bar{x} \cdot q \vee \bar{y} \cdot \bar{q} \vee x \cdot y$$



Realizacija za pomnilne celice RS, JK in D

(rešitve naredimo na vajah)

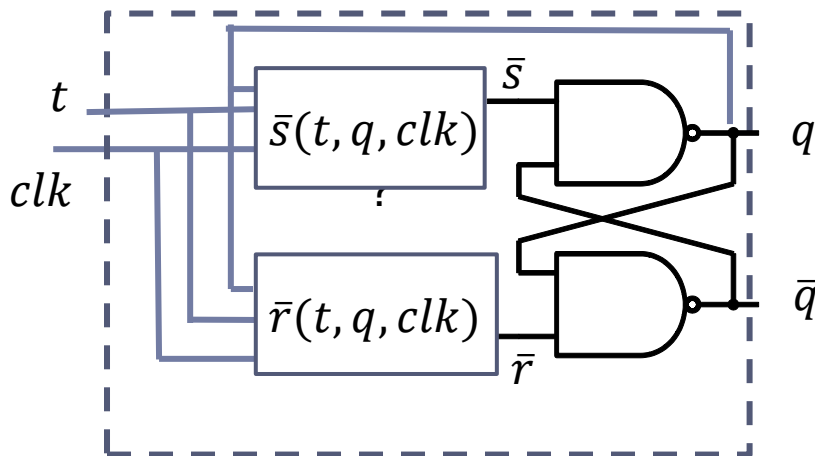
x	y	q	D^1q	r	s	k	j	d
0	0	0	1					
0	0	1	0					
0	1	0	1					
0	1	1	0					
1	0	0	0					
1	0	1	1					
1	1	0	1					
1	1	1	0					



N1: Sinhronska pomnilna celica T

Za realizacijo sinhronske pomnilne celice T z NAND operatorji določite:

- Shemo za izvedbo pomnilne celice, ki se proži na nivo ure (clk).
- Pravilnostno tabelo za vhoda \bar{r} , \bar{s} v povratni vezavi dveh NAND operatorjev.
- Pravilnostno tabelo za delovanje T pomnilne celice (vhoda t in q , izhod D^1q) in vhoda \bar{r} , \bar{s} za podane prehode.
- Krmilni funkciji \bar{r} , \bar{s} z NAND operatorji.
- Logično shemo vezja.



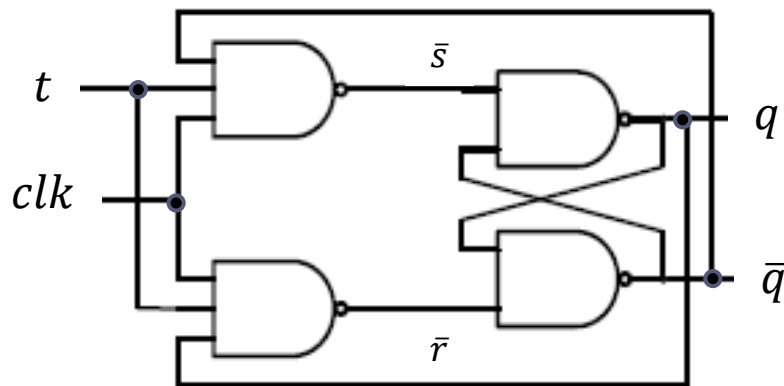
\bar{r}	\bar{s}	D^1q
0	0	x
0	1	0
1	0	1
1	1	q

t	q	D^1q	\bar{r}	\bar{s}
0	0	0	?	1
0	1	1	1	?
1	0	1	1	0
1	1	0	0	1

\bar{r}	\bar{s}
1	1
1	1
1	0
0	1

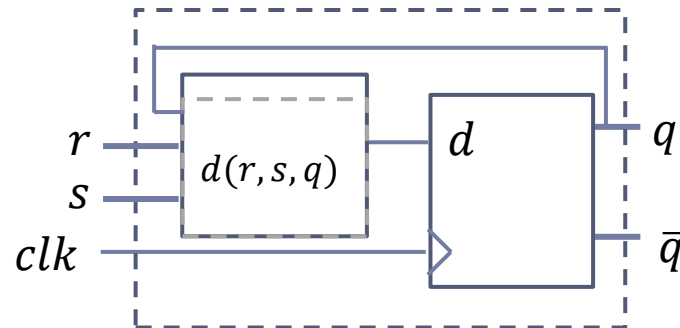
$$\bar{s} = \bar{t} \vee q = \overline{t \cdot \bar{q}} = t \downarrow \bar{q}$$

$$\bar{r} = \bar{t} \vee \bar{q} = \overline{t \cdot q} = t \downarrow q$$



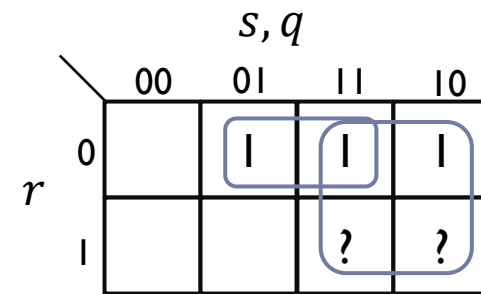
N2 Sinhronska pomnilna celica RS

- Za realizacijo sinhronske pomnilne celice RS zapišite:
 - Pravilnostno tabelo za delovanje RS pomnilne celice.
 - Vzbujevalne vrednosti za realizacijo z D pomnilno celico.
 - Definirajte MDNO za krmilno funkcijo d .
 - Krmilno funkcijo D zapišite za:
 - 4/1 MUX
 - 2/1 MUX
 - Realizirajte pomnilno celico RS v logisimu.



r	s	q	D^1q	d
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	1
1	0	0	0	0
1	0	1	0	0
1	1	0	?	?
1	1	1	?	?

2.)

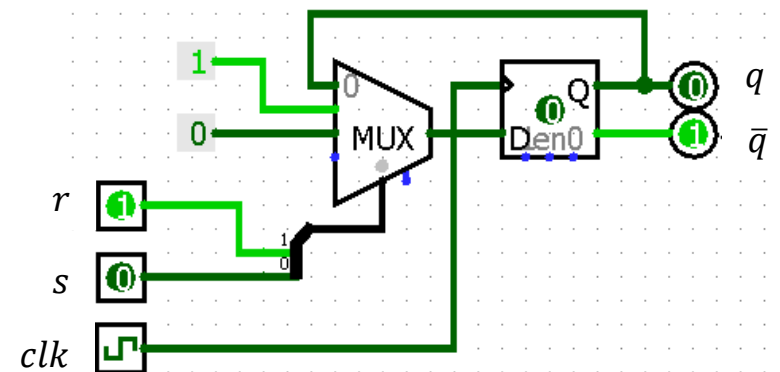


$$d = s \vee \bar{r} \cdot q$$

4/1 MUX, $A_1 = r$, $A_0 = s$

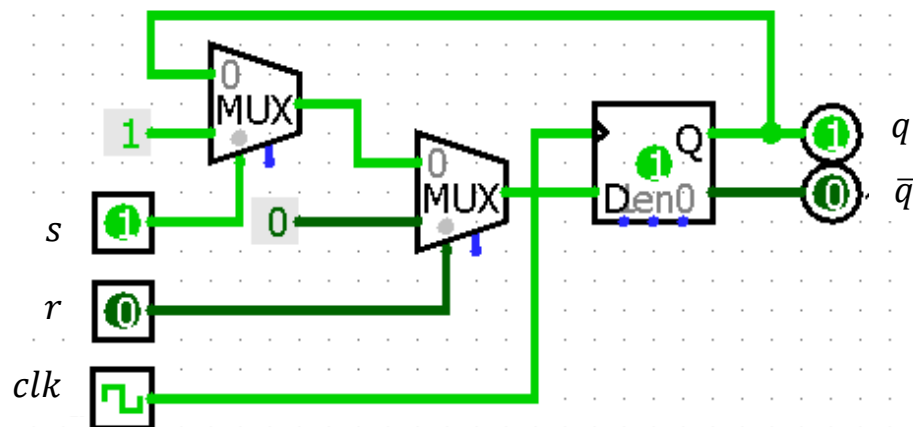
r	s	q	$D^1q = d$	MUX 4/1
0	0	0	0	
0	0	1	1	$I_0 = q$
0	1	0	1	
0	1	1	1	$I_1 = 1$
1	0	0	0	
1	0	1	0	$I_2 = 0$
1	1	0	?	
1	1	1	?	$I_3 = ? (0,1)$

4)



Realizacija z 2/1 MUX, $A_0 = r$

r	s	q	$D^1q = d$	MUX 2/1 $A_0 = r$	MUX 2/1 $A_0 = s$
0	0	0	0		
0	0	1	1		$l_0 = q$
0	1	0	1	$l_0 =$	
0	1	1	1	$s \vee q$	$l_1 = 1$
1	0	0	0		
1	0	1	0		
1	1	0	X		
1	1	1	X	$l_1 = 0$	



N3 Sinhronska pomnilna celica D

Realizacija sinhronske D pomnilne celice, če je za pomnjenje uporabljena sinhronska JK pomnilna celica. Naloge:

- Zapišite karakteristično tabelo in vzbujevalno tabelo za pomnilno celico JK
- Realizacijo D pomnilne celice za pomnilno celico JK
 - za vhoda k in j ter
 - za primer, ko sta vhoda povezana $j = k$.
- Uporabite vrata NAND in XOR. Vsak krmilni signal pomnilne celice JK naj bo določen samo z enim vrati.
- Realizirajte vezje v Logisimu.

▪ JK pomnilna celica

k	j	D^1q
0	0	q
0	1	1
1	0	0
1	1	\bar{q}

Vzbujevalna tabela za JK

q	D^1q	k	j
0	0	?	0
0	1	?	1
1	0	1	?
1	1	0	?

d	q	$D^1q = d$	k	j		$j = k$
0	0	0	?	0		0
0	1	0	1	?		1
1	0	1	?	1		1
1	1	1	0	?		0

$$k = \bar{d} = d \uparrow d; \quad j = d; \quad k = j = d \nabla q$$

