



Digitalna vezja UL, FRI

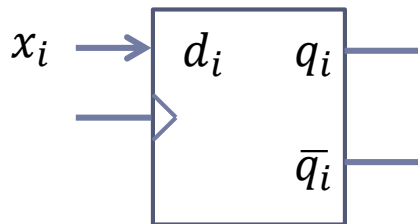


Vaja 10 Registri, Števci

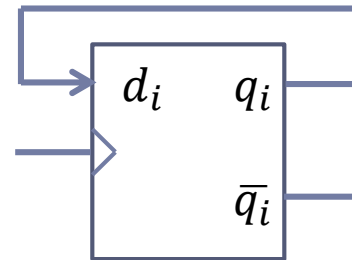
Registri

□ D pomnilna celica

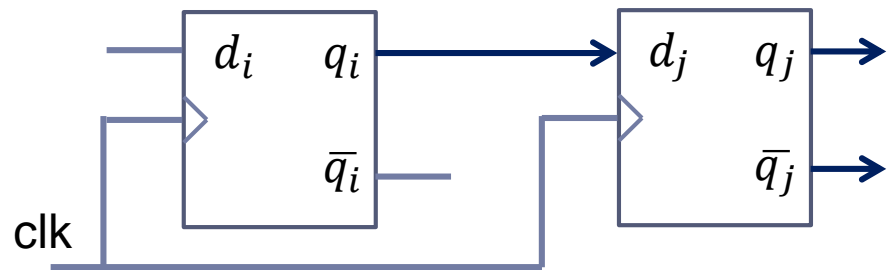
Vpis podatka v D_i ($d_i = x_i$)



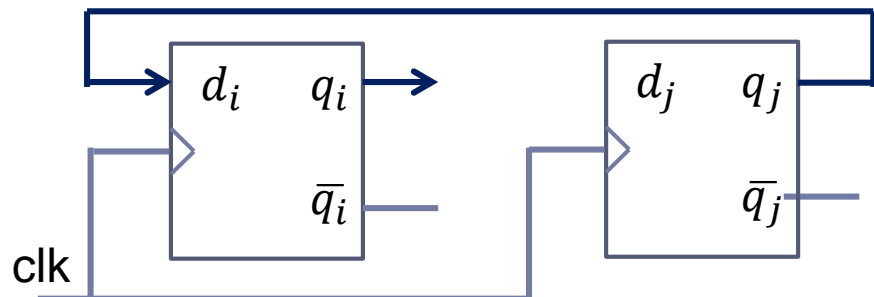
Ohranjanje stanja v D_i ($d_i = q_i(t)$)



□ Pomik desno iz D_i v D_j ($d_j = q_i(t)$)

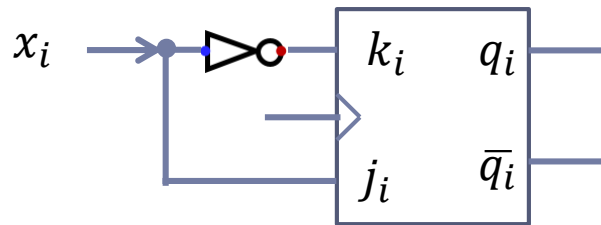


□ Pomik levo iz D_j v D_i ($d_i = q_j(t)$)

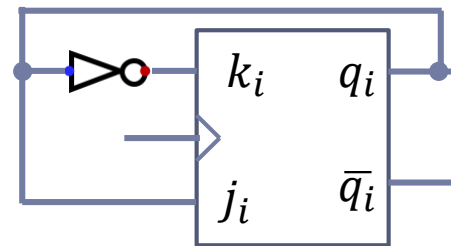


JK pomnilna celica

Vpis podatka v JK_i ($k_i = \bar{x}_i, j_i = x_i$)



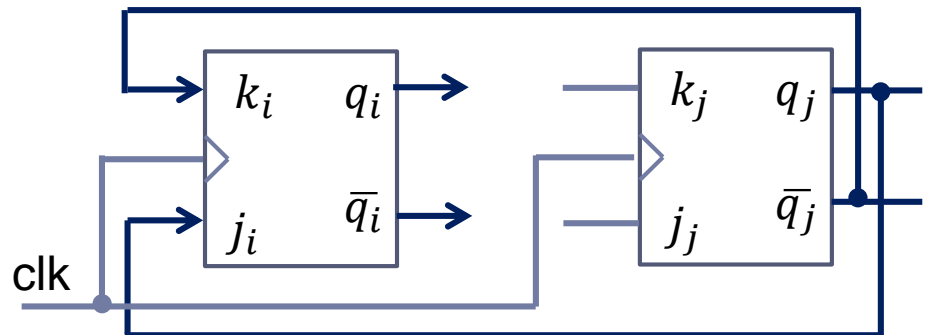
Ohranjanje stanja v JK_i ($k_i = \bar{x}_i, j_i = x_i$)



Pomik levo iz celice JK_j v JK_i

q_j	q_i	$D^1 q_i$	k_i	j_i
0	0	0	1	0
0	1	0	1	0
1	0	1	0	1
1	1	1	0	1

$$k_i = \bar{q}_j \quad j_i = q_j$$



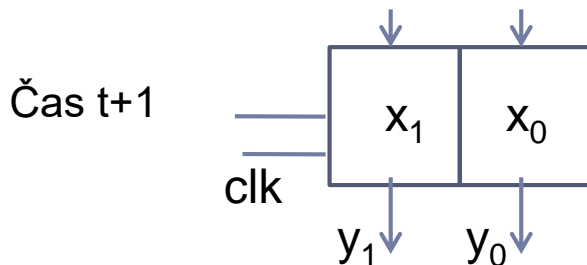
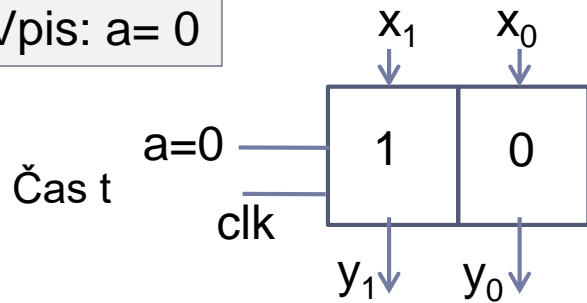
N1: 2-bitni register (Vpis, PL)

Realizirajte sinhronski 2-bitni register $Y=(y_1, y_0)$. Krmilni vhod a določa delovanje:

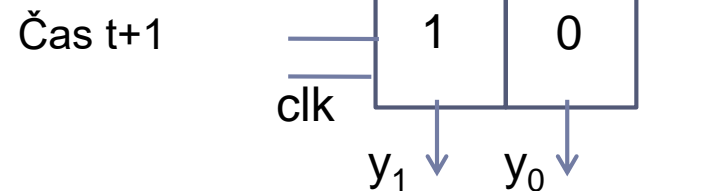
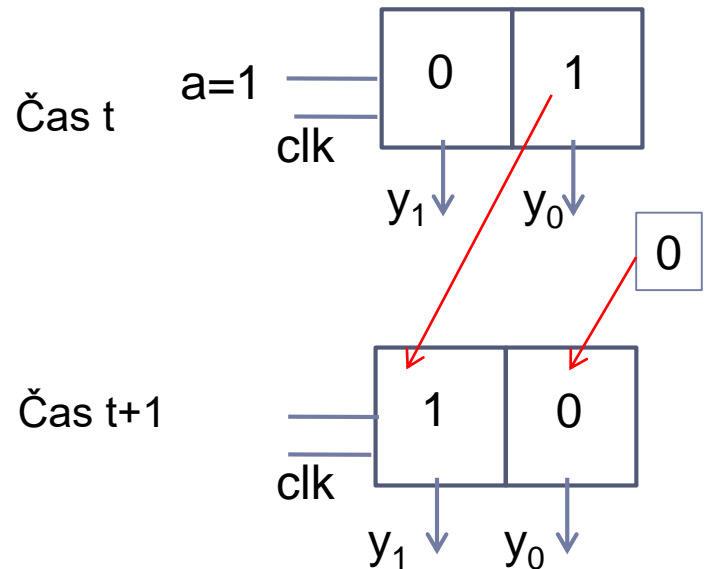
- $a = 0$: Vpis: $Y(t+1)=X$, kjer je $X=(x_1, x_0)$
- $a = 1$: PL - pomik levo, tako da se na mesto y_0 vpiše 0.

Za realizacijo uporabite sinhronski D pomnilni celici z asinhronskima vhodoma R in S , ki ne vplivata na delovanje registra in 2/1 MUX-je.

Vpis: $a=0$

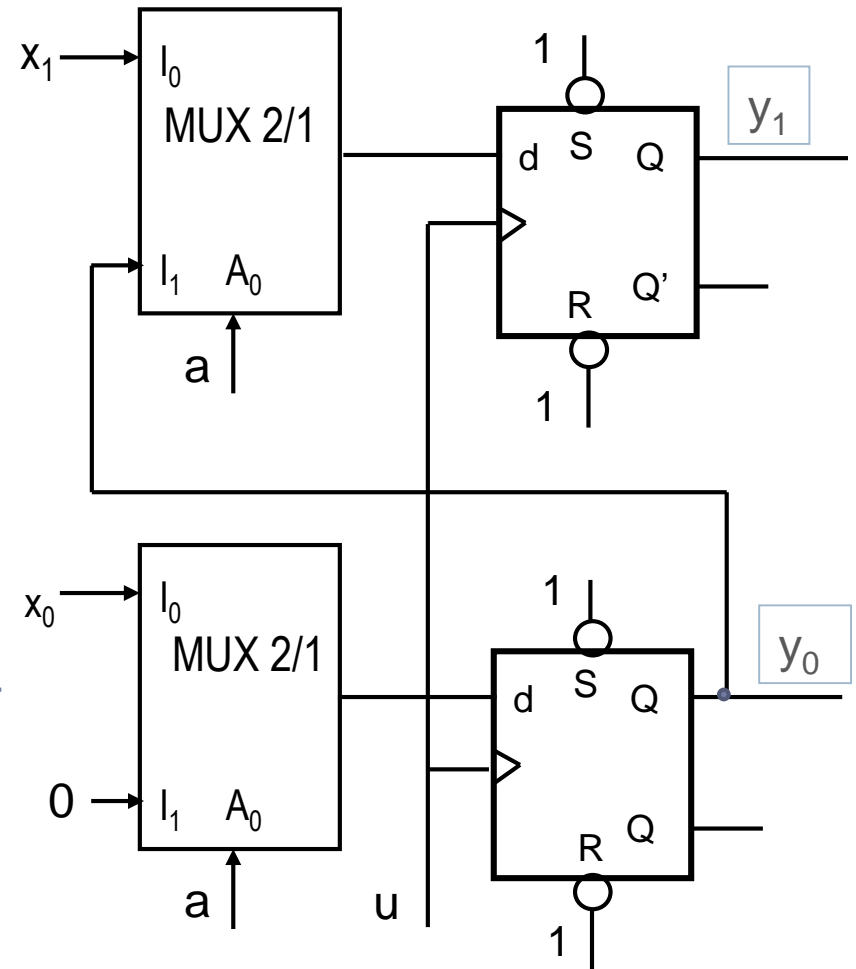


Pomik levo: $a=1$



a	Kodiranje
0	Vpis
1	PL

a	$y_1(t)$	$y_0(t)$	d_1	d_0	MUX 2/1
0	0	0	x_1	x_0	I ₀
0	0	1	x_1	x_0	
0	1	0	x_1	x_0	
0	1	1	x_1	x_0	
1	0	0	0	0	I ₁
1	0	1	1	0	
1	1	0	0	0	
1	1	1	1	0	



N2: 2-bitni register

Realizirajte sinhronski 2-bitni register $Y=(y_1, y_0)$, ki ima naslednje načine delovanja:

- ❑ Reset: Brisanje pomnilnih celic $Y(t+1) = 0$.
- ❑ Hold: Vrednost pomnilnih celic se ohrani $Y(t+1) = Y(t)$.
- ❑ CPL: ciklični pomik levo: $y_1(t+1) = y_0(t)$, $y_0(t+1) = y_1(t)$.
- ❑ PD: pomik desno za eno mesto, tako da se v celico $y_1(t+1)$ zapiše konstanta 1.

Za realizacijo uporabite sinhronski JK pomnilni celici, če združite vhoda $j = k$ in MUX 4/1.

Načini delovanja:

a	b	
0	0	Reset
0	1	Hold
1	0	CPL
1	1	PD

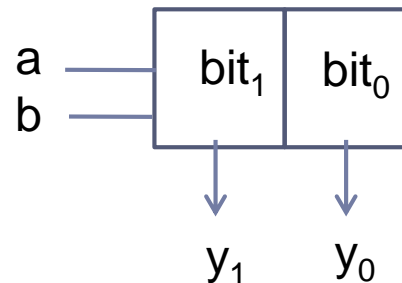


Tabela prehajanja stanj, izračun krmiljenja JK pomnilne celice, realizacija z MUX 4/1

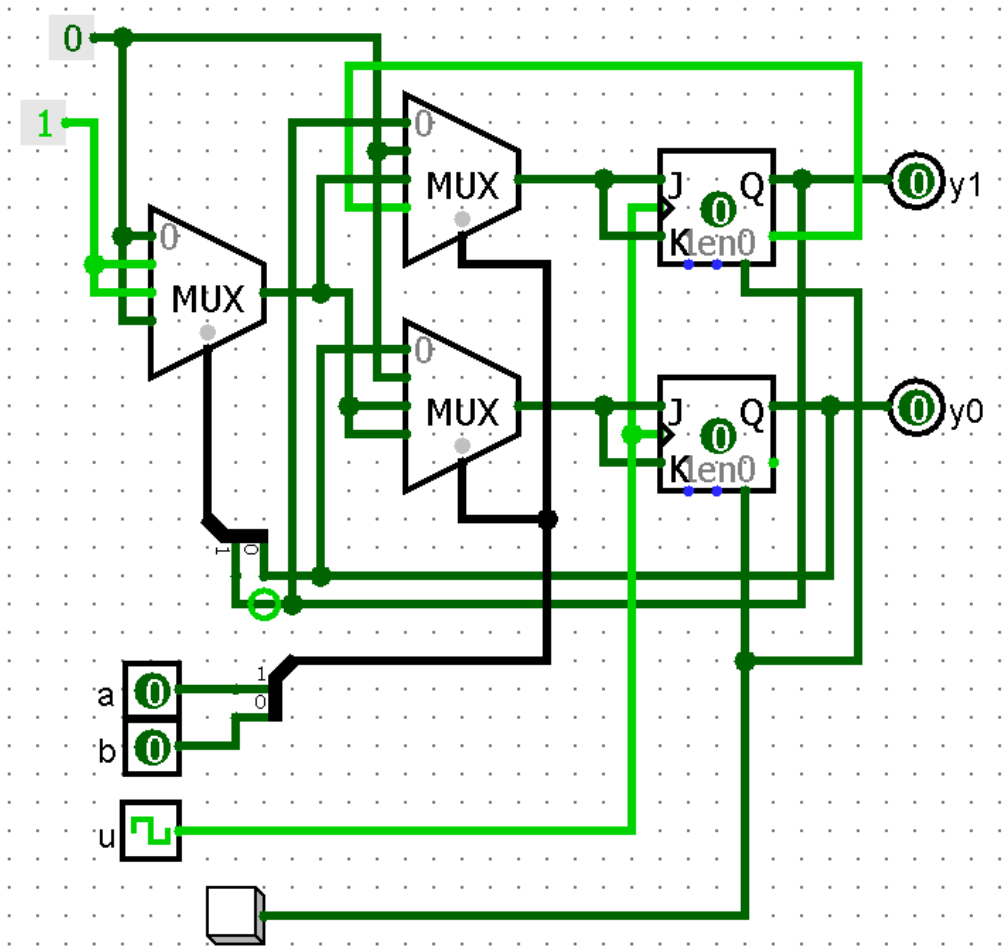
a	b	$y_1(t)$	$y_0(t)$	$y_1(t+1)$	$y_0(t+1)$	$j_1=k_1$	$j_0=k_0$	MUX ₁	MUX ₀
0	0	0	0	0	0	0	0	y_1	y_0
0	0	0	1	0	0	0	1		
0	0	1	0	0	0	1	0		
0	0	1	1	0	0	1	1		
0	1	0	0	0	0	0	0	0	0
0	1	0	1	0	1	0	0		
0	1	1	0	1	0	0	0		
0	1	1	1	1	1	0	0		
1	0	0	0	0	0	0	0	$y_1 \nabla y_0$	$y_1 \nabla y_0$
1	0	0	1	1	0	1	1		
1	0	1	0	0	1	1	1		
1	0	1	1	1	1	0	0		
1	1	0	0	1	0	1	0	$\overline{y_1}$	$y_1 \nabla y_0$
1	1	0	1	1	0	1	1		
1	1	1	0	1	1	0	1		
1	1	1	1	1	1	0	0		

Dodaten MUX 4/1

$y_1(t)$	$y_0(t)$	$y_1 \nabla y_0$
0	0	0
0	1	1
1	0	1
1	1	0



Realizacija registra v Logisimu



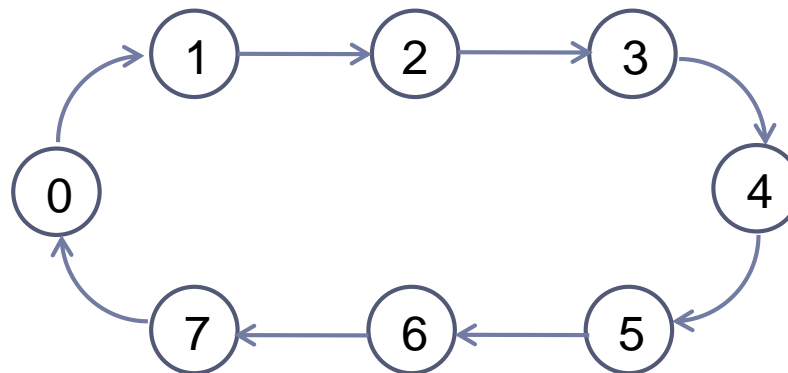
Števci

Sekvenčno vezje: $Q = \{Q_n, Q_{n-1}, \dots, Q_0\}$, Q_i je i -ti izhod števca. Parametri:

- ❑ **Modul štetja (M)** - število različnih izhodnih stanj števca:
- ❑ **Korak štetja** ($k=1, 2, \dots$)
- ❑ **Način štetja:**
 - Povečevanje vrednosti – Inkrement (INK): $Q(t+1) = Q(t) + k$
 - Zmanjševanje vrednosti – Dekrement (DEK): $Q(t+1) = Q(t) - k$

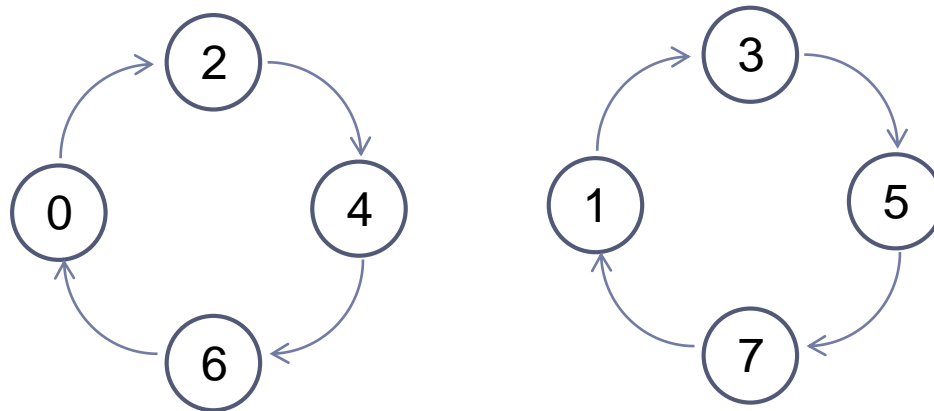
Primer:

Števec: $M=8$, INK, $k=1$ (števec po modulu 2^3 , 3-bitni števec)



N3: Sinhronski števec (INC, $k=2$)

- Realizirajte 3-bitni sinhronski števec za podano sekvenco z uporabo JK pomnilnih celic in logičnih vrat AND, OR, NOT.



Zaporedje stanj števca podamo kot inkrement za 2:

- soda števila: 0 – 2 – 4 – 6 – 0 – ...
 - liha števila: 1 – 3 – 5 – 7 – 0 –
- Z asinhronskim vhodom za brisanje ali postavljanje celice Q_0 naj bo izvedeno preklapljanje iz sodega v liho zaporedje in obratno.
 - Spreminjanje stanj števca prikažite v digitalnem prikazovalniku v logisimu.

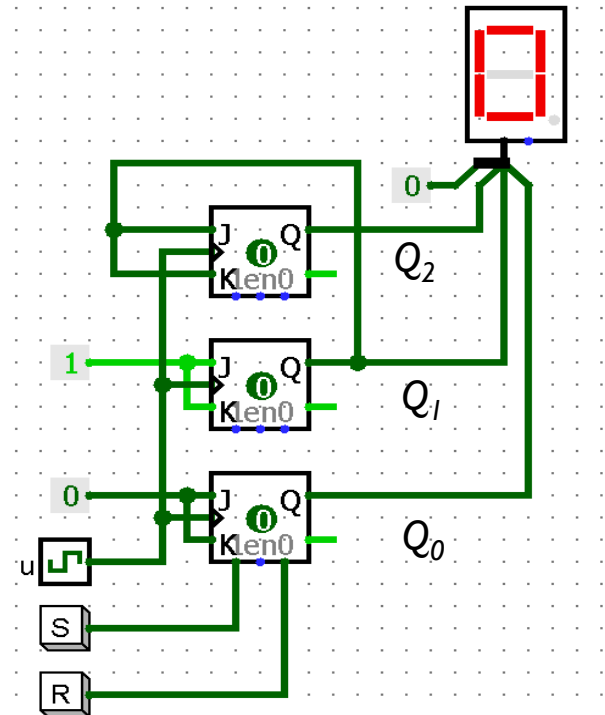
- Tabela stanj: t – trenutno stanje števca, t+1 – naslednje stanje števca
- Pomnilna celica JK – uporabimo rešitev za vhoda J=K

(t)			(t+1)			$j_2=k_2$	$j_1=k_1$	$j_0=k_0$
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0			
0	0	0	0	1	0	0	1	0
0	0	1	0	1	1	0	1	0
0	1	0	1	0	0	1	1	0
0	1	1	1	0	1	1	1	0
1	0	0	1	1	0	0	1	0
1	0	1	1	1	1	0	1	0
1	1	0	0	0	0	1	1	0
1	1	1	0	0	1	1	1	0

$$j_2 = k_2 = Q_1$$

$$j_1 = k_1 = 1$$

$$j_0 = k_0 = 0$$



N4: Sinhronski števec (M=4, INC/DEC)

- Definirajte 2-bitni števec $Q=(Q_1, Q_0)$. Krmilni vhod A določa delovanje:
 - $A=0$: M=4, Dekrement, $k=1$
 - $A=1$: M=4, Inkrement, $k=1$

- Naloge:
 - Zapišite tabelo prehajanja stanj delovanja števca.
 - Zapišite krmilni funkciji za D pomnilni celici MUX 4/1.
 - Realizirajte števec v logisimu.
 - Dodajte gumb za asinhronsko brisanje števca (Reset).

- Tabela prehajanja stanj števca
- Realizacija funkcij za pomnilni celici D_1, D_0

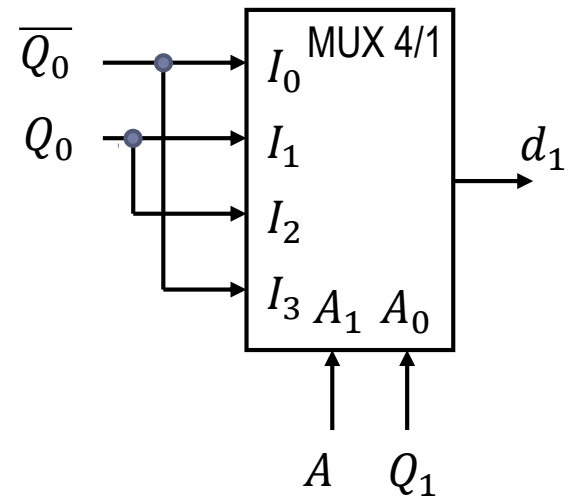
A	$Q_1(t)$	$Q_0(t)$	$Q_1(t+1) = d_1$	$Q_0(t+1) = d_0$
0	0	0	1	1
0	0	1	0	0
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	1
1	1	1	0	0

$$d_0 = \overline{Q_0}$$

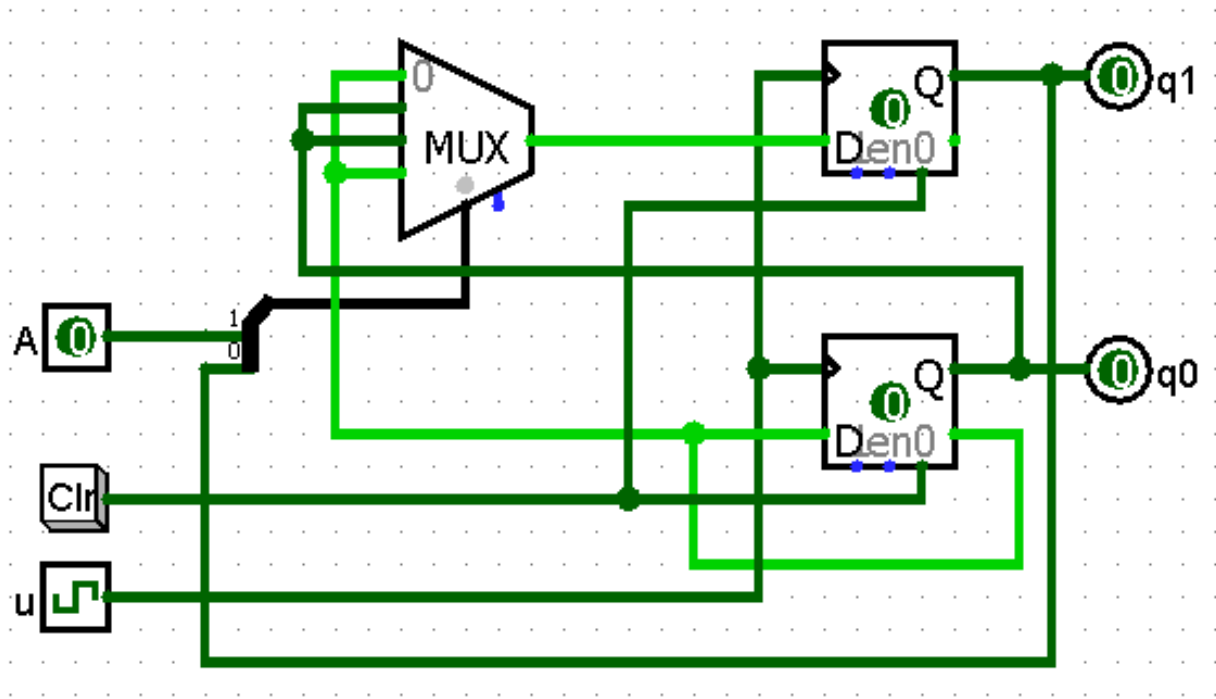
d_1 - MUX 4/1

$$A_1 = A, A_0 = Q_1$$

I_0, I_1, I_2, I_3 - tabela



- Logično vezje



N5: Sinhronski števec z vpisom začetnega stanja

- Definirajte 3-bitni števec $Q=(Q_2, Q_1, Q_0)$. Krmilni vhod A določa delovanje:
 - $A=0$: Vpis začetnega stanja 5,
 - $A=1$: $M=6$, Dekrement, $k=1$

- Naloge:
 1. Zapišite tabelo prehajanja stanj delovanja števca z vpisom začetnega stanja.
 2. Zapišite krmilni funkciji za D pomnilni celici z MUXi (MUX 4/1, MUX 2/1).
 3. Realizirajte števec v logisimu.
 4. Dodajte gumb za asinhronsko brisanje števca (Reset).

Tabela prehajanja stanj, krmilne funkcije za D pomnilne celice, realizacija z MUXi

A	$Q_2(t)$	$Q_1(t)$	$Q_0(t)$	$Q_2(t+1)=d_2$	$Q_1(t+1)=d_1$	$Q_0(t+1)=d_0$
0	0	0	0	1	0	1
0	0	0	1	1	0	1
0	0	1	0	1	0	1
0	0	1	1	1	0	1
0	1	0	0	1	0	1
0	1	0	1	1	0	1
0	1	1	0	1	0	1
0	1	1	1	1	0	1
1	0	0	0	1	0	1
1	0	0	1	0	0	0
1	0	1	0	0	0	1
1	0	1	1	0	1	0
1	1	0	0	0	1	1
1	1	0	1	1	0	0
1	1	1	0	x	x	x
1	1	1	1	x	x	x

MUX 2/1

$$A_0 = A$$

	d_2	d_1	d_0
I_0	1	0	1
I_1			$\overline{Q_0(t)}$

MUX 4/1

$$A_1 = Q_2(t)$$

$$A_0 = Q_1(t)$$

	d_2	d_1
I_0	$\overline{Q_0(t)}$	0
I_1	0	$Q_0(t)$
I_2	$Q_0(t)$	$\overline{Q_0(t)}$
I_3	x	x

Poenostavljen zapis v tabeli prehajanja stanj
(vpis začetnega stanja 101 pri $A = 0$)

A	$Q_2(t)$	$Q_1(t)$	$Q_0(t)$	$Q_2(t+1)=d_2$	$Q_1(t+1)=d_1$	$Q_0(t+1)=d_0$
0	x	x	x	1	0	1
1	0	0	0	1	0	1
1	0	0	1	0	0	0
1	0	1	0	0	0	1
1	0	1	1	0	1	0
1	1	0	0	0	1	1
1	1	0	1	1	0	0
1	1	1	0	x	x	x
1	1	1	1	x	x	x

MUX 2/1

$$A_0 = A$$

	d_2	d_1	d_0
I_0	1	0	1
I_1			$\overline{Q_0(t)}$

MUX 4/1

$$A_1 = Q_2(t)$$

$$A_0 = Q_1(t)$$

	d_2	d_1
I_0	$\overline{Q_0(t)}$	0
I_1	0	$Q_0(t)$
I_2	$Q_0(t)$	$\overline{Q_0(t)}$
I_3	x	x

Logično vezje

