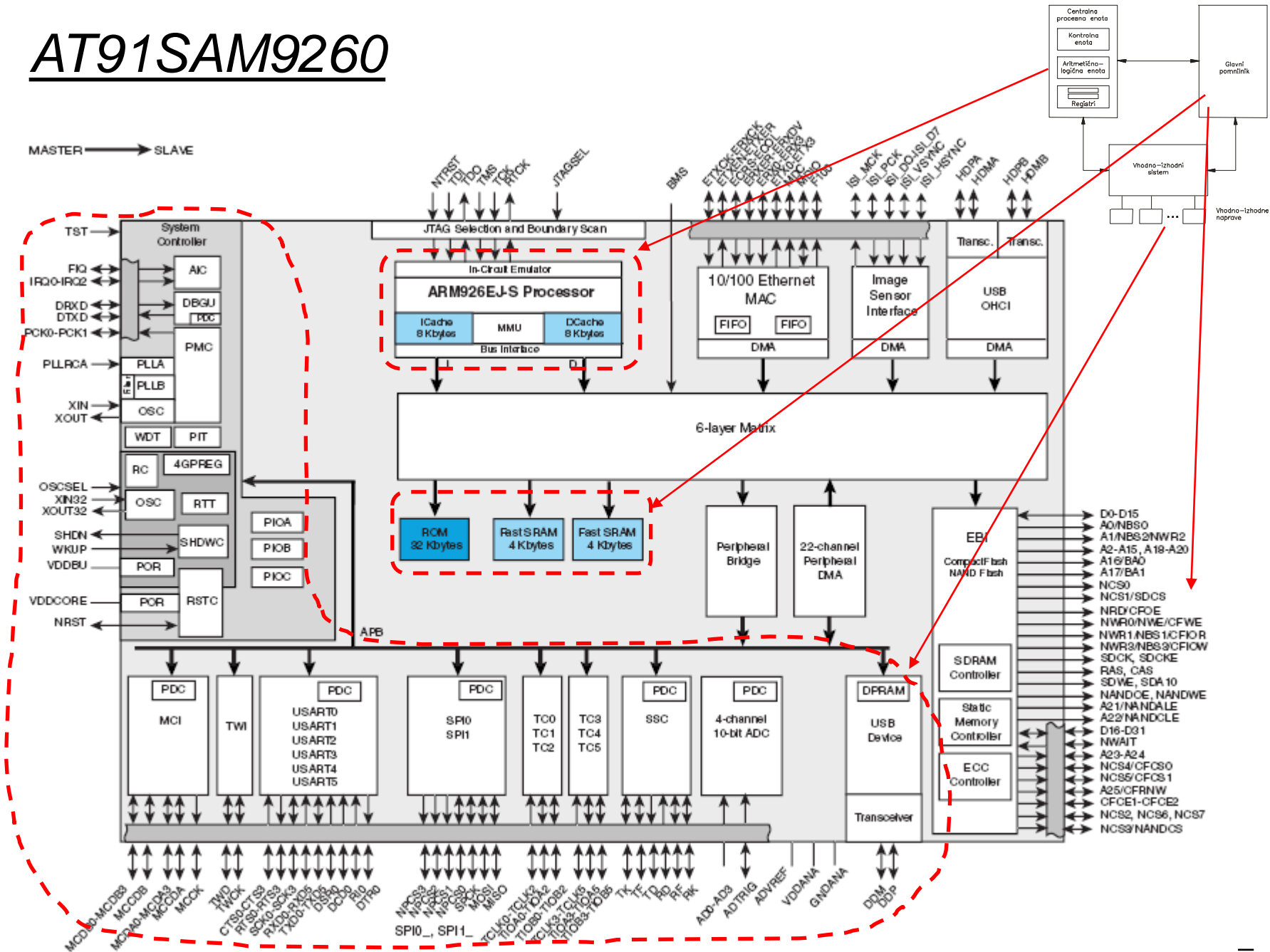


ARM

Projekt FRI-SMS PWM Demo za :

- FRI-SMS vgrajen sistem
- WinIDEA
- Brenčič („Buzzer“)
- Osciloskop (po potrebi)

AT91SAM9260



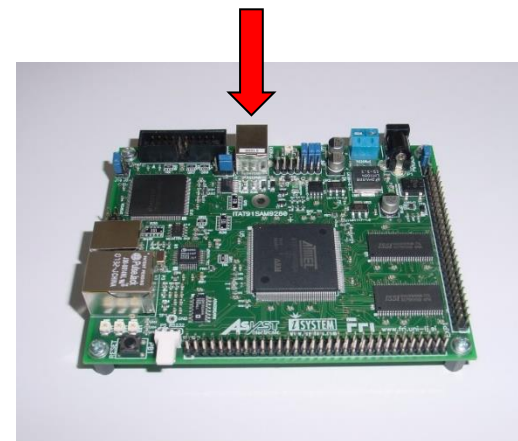
Delo na FRI-SMS razvojnem sistemu

Priključitev :

- **USB** prikllop na **daljši stranici**, sveti **zelena LED** dioda

Poseben projekt za FRI-SMS (e-učilnica) :

- **dodatne nastavitve** (informativno) :
 - frekvenca urinega signala (višja poveča porabo!)
 - vklop predpomnilnikov
 - inicializacija sklada oz. SP – kazalca na sklad
- **dodajanje vsebine (start.s):**
 - podatki/operandi:
 - dodamo v `/*constants*/` ,končamo z `.align`
 - program :
 - dodamo v `/* enter your code here */`
 - na koncu programa je mrtva zanka
 - podprograme dodamo za mrtvo zanko



FRI-SMS dokumenti na e-učilnici

FRISMS_Vezave_povzetek.pdf

41. AT91SAM9260 Electrical Characteristics

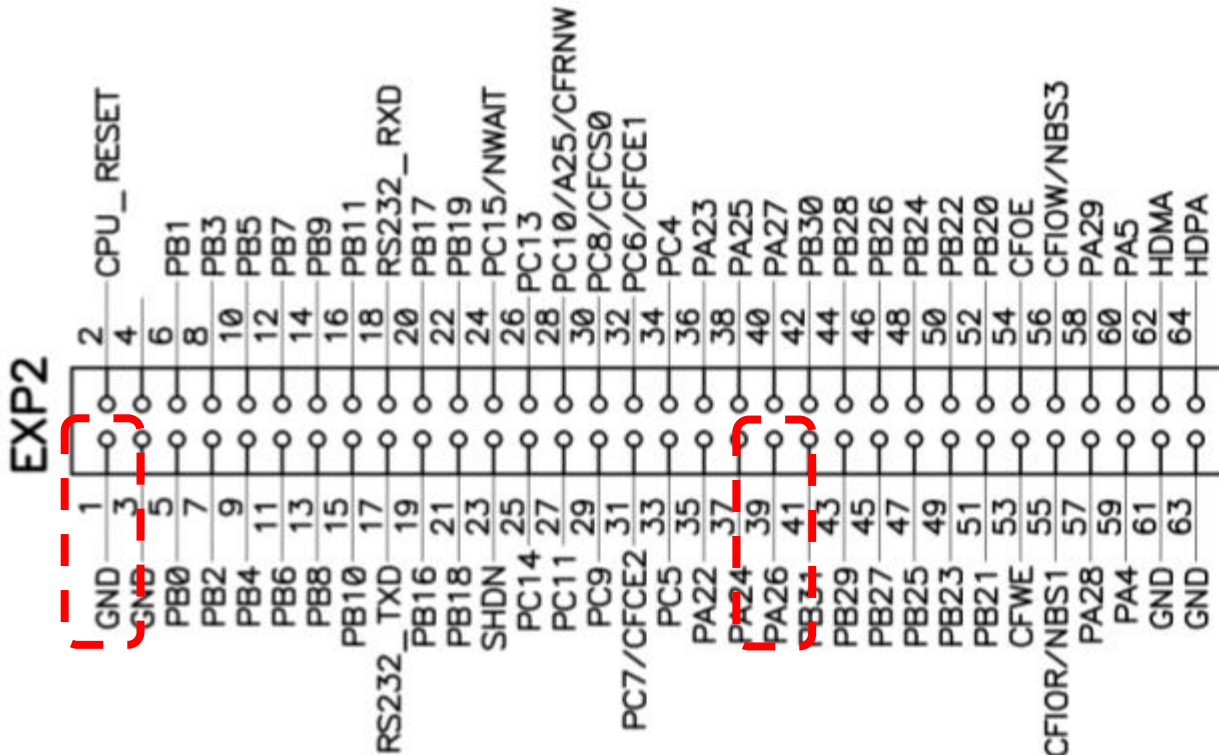
41.1 Absolute Maximum Ratings

Table 41-1. Absolute Maximum Ratings*

Operating Temperature (Industrial).....	-40°C to +85°C
Storage Temperature	-60°C to +150°C
Voltage on Input Pins with Respect to Ground ...	-0.3V to VDDIO+0.3V(+4V max)
Maximum Operating Voltage (VDDCORE, VDDPLL and VDDBU).....	2.0V

Table 41-3. Power Consumption for Different Modes⁽¹⁾

Mode	Conditions	Consumption	Unit
Active	ARM Core clock is 180 MHz. MCK is 90 MHz. All peripheral clocks activated. onto AMP2	130	mA
Idle	Idle state, waiting an interrupt. All peripheral clocks de-activated. onto AMP2	17	mA
	ARM Core clock is 500 Hz. All peripheral clocks de-activated.	600	µA
	V _{DDBU} powered	5	µA



temperature range: T_A = -40°C to 85°C, unless otherwise

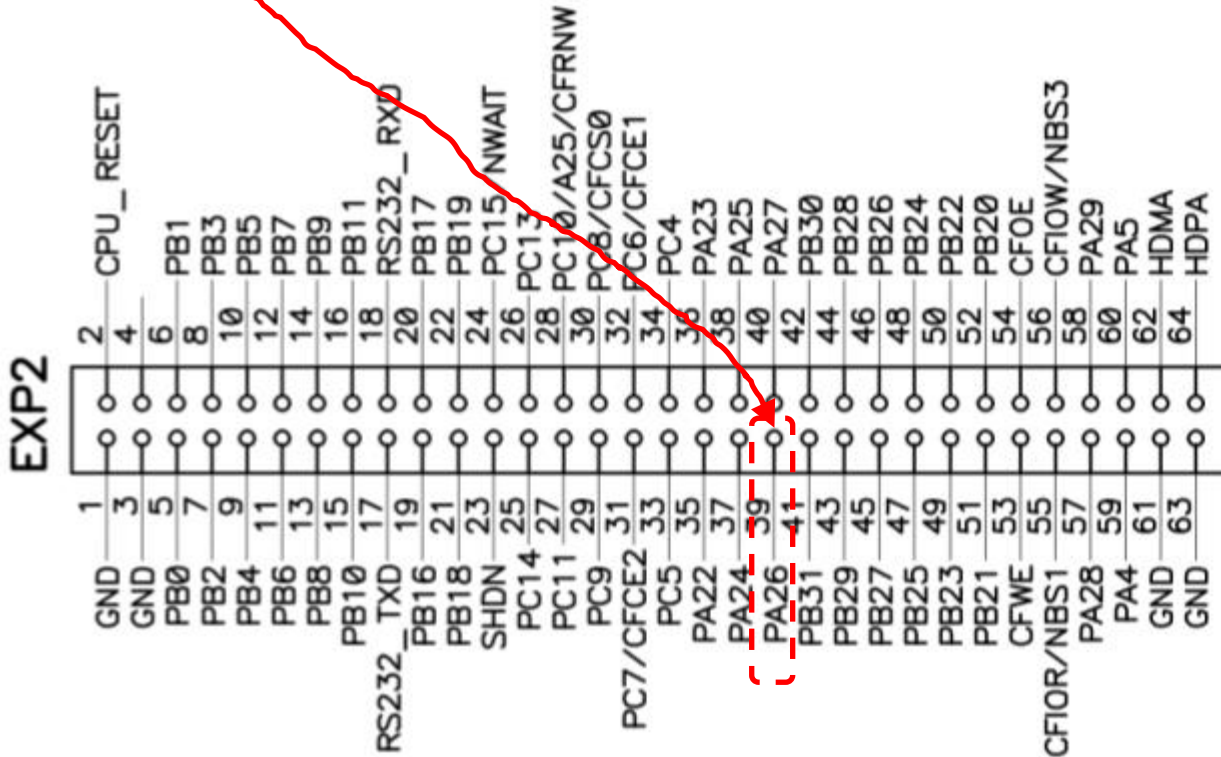
	Min	Typ	Max	Units
	1.65	1.8	1.95	V
	1.65	1.8	1.95	V
	1.65	1.8	1.95	V
	1.65/3.0	1.8/3.3	1.95/3.6	V

FRI-SMS PWM demo

10.3.1 PIO Controller A Multiplexing

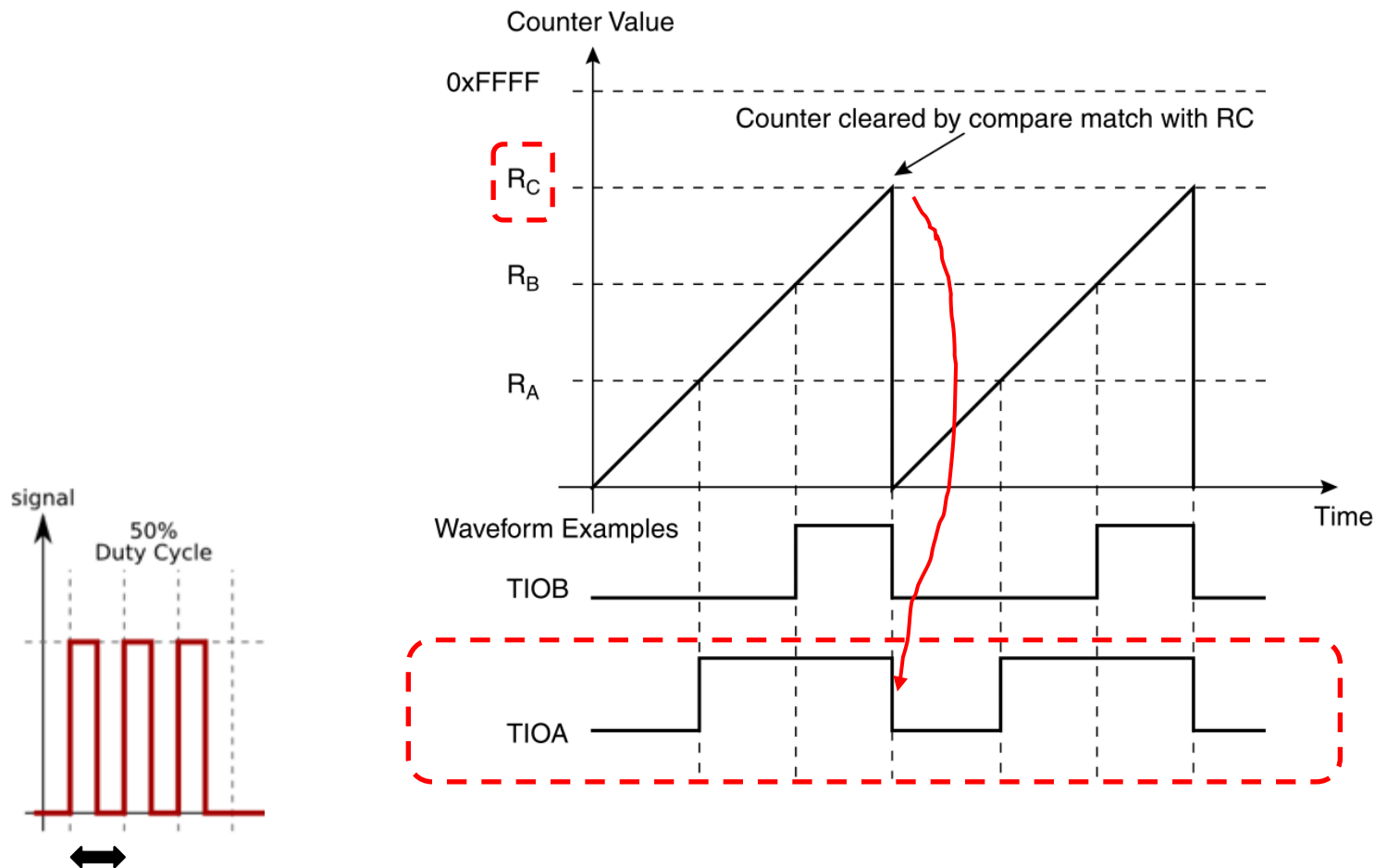
Table 10-2. Multiplexing on PIO Controller A

PIO Controller A					Application Usage	
I/O Line	Peripheral A	Peripheral B	Comments	Reset State	Power Supply	Fu
PA0	SPI0_MISO	MCDB0		I/O	VDDIOP0	
PA26	TIOA0	ERX3		I/O	VDDIOP0	
PA27	TIOA1	ERXCK		I/O	VDDIOP0	
PA28	TIOA2	ECRS		I/O	VDDIOP0	



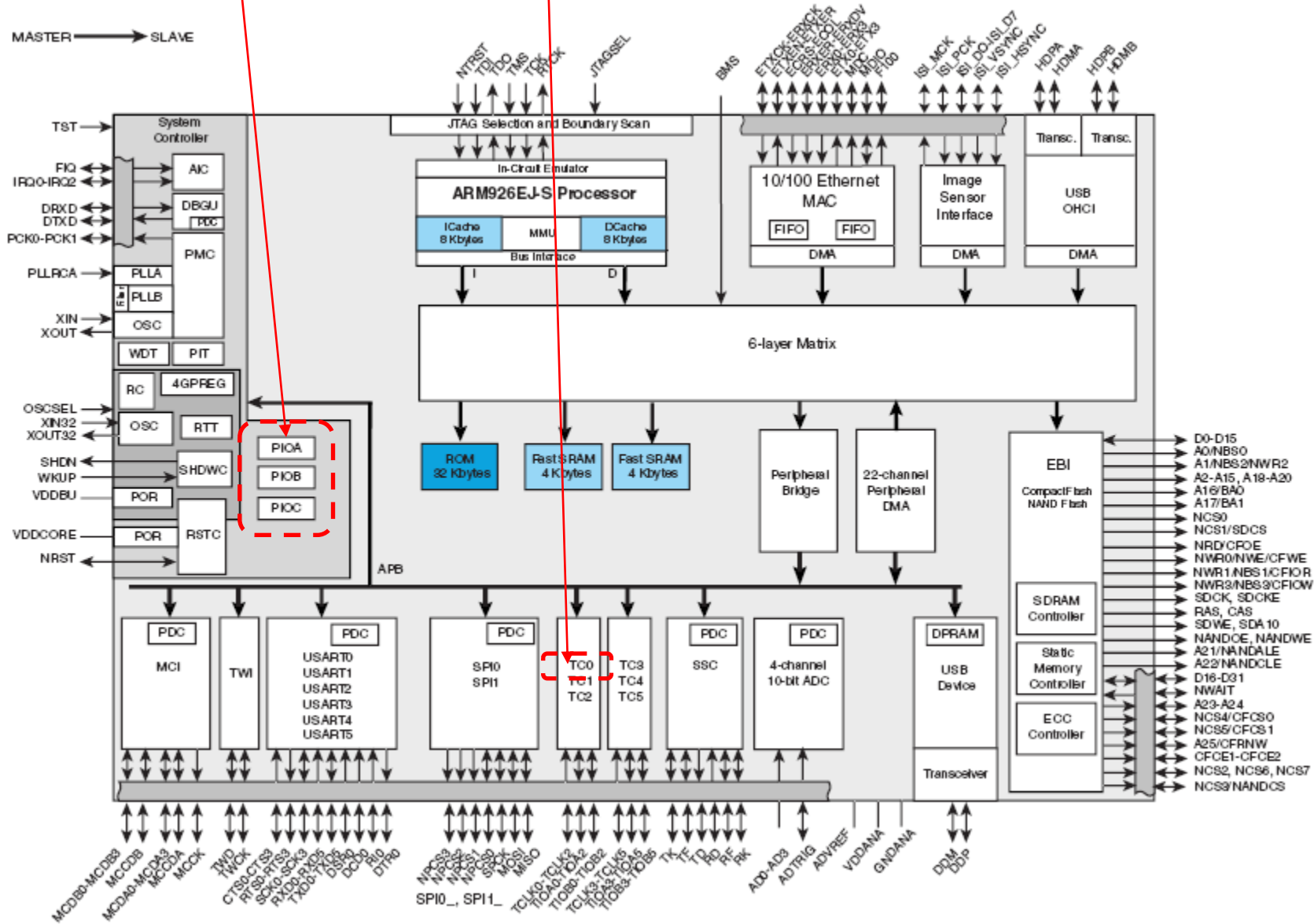
FRI-SMS PWM demo TC0 :

Figure 34-9. WAVSEL = 10 Without Trigger



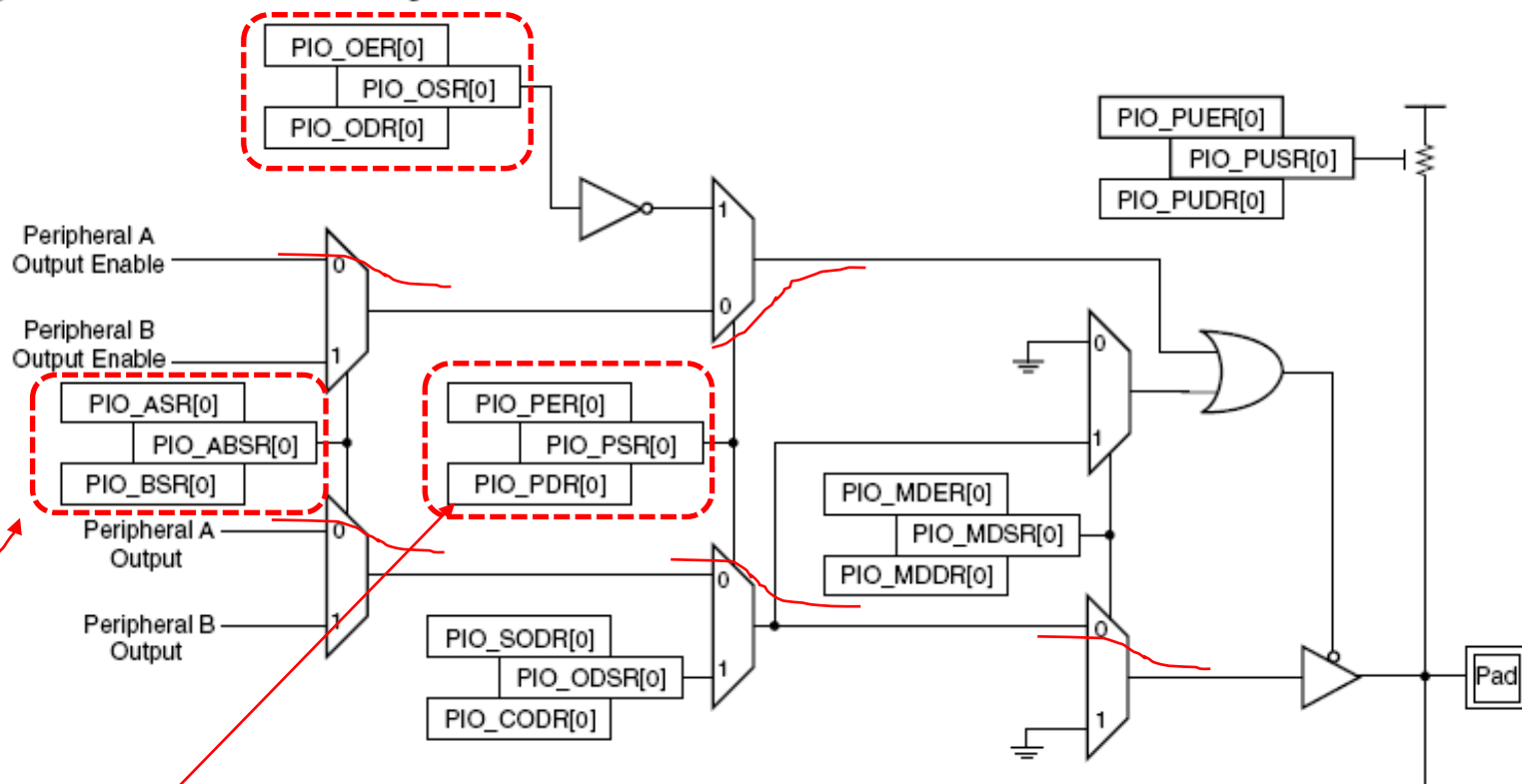
Za tone različnih frekvenc variramo skupno periodo signala, duty cycle je ves čas 50%.

PIO Krmilnik, TC Časovnik



PIO Nastavitve PWM izhod: PB0, PB1

Figure 29-3. I/O Line Control Logic



Registri z informacijo o stanju :

PSR (PIO Status Register): 1 - digitalni vhod/izhod / 0 - naprava AB

ABSR (AB Select Status Register): 1 – naprava B / 0 - naprava A

PIO krmilnik – Nastavitve PIO izhod

Registri za nastavitve delovanja:

PER (PIO Enable Register): 1 - nastavi kot digitalni vhod/izhod / 0 - ni spremembe delovanja

PDR (PIO Disable Register): **1 - nastavi kot napravo AB** / 0 - ni spremembe delovanja

PIO_ASR (AB Select Status Register): **1 – naprava A** / 0 - ni spremembe delovanja

PIO_BSR (AB Select Status Register): **1 – naprava B** / 0 - ni spremembe delovanja

MDER (Multiple Drive Enable Register): 1 - nastavi izhod na 'totem pole' / 0 - ni spremembe delovanja

MDDR (Multiple Drive Disable Register): 1 - nastavi izhod na 'open drain' / 0 - ni spremembe delovanja

OER (Output Enable Register): 1 - nastavi kot izhod / 0 - ni spremembe delovanja

ODR (Output Disable Register): 1 - onemogoči izhod (dela kot vhod) / 0 - ni spremembe delovanja

SODR (Set Output Data Register): 1 - nastavi stanje izhoda na 1 / 0 - ni spremembe izhoda

CODR (Clear Output Data Register): 1 - nastavi stanje izhoda na 0 / 0 - ni spremembe izhoda

PUER (Pull Up Enable Register): 1 - omogočen 'pull-up' upor / 0 - ni spremembe delovanja

PUDR (Pull Up Disable Register): 1 - onemogočen 'pull-up' upor / 0 - ni spremembe delovanja

TC (časovnik / števec)

- Zastavica COVFS se postavi pri prehodu števca iz 0xffff na 0x0000, zato ni primerna za poljubne časovne intervale.
- TC lahko nastavimo tako, da šteje do določene meje. Mejo določimo z vsebino registra RC. Ko števec doseže vrednost, ki je zapisano v RC, se postavi zastavica CPCS (ComPare C Status).

Potrebni koraki za štetje do vrednosti v RC:

1. Števцу omogoči urin signal z vpisom na ustrezno mesto v PMC_PCER
2. Izberi frekvenco urinega signala z vpisom v spodnje 3 bite TC_CMRx
3. Z vpisom WAVE in WAVSEL (1 in npr. 10) nastavi delovanje števca*
4. Zapiši ustrezno mejo v RC (in ustrezne akcije na TIOA0)*
5. Omogoči uro z vpisom 1 v CLKEN (bit 0 v TC_CCRx)
6. Sproži števec z vpisom 1 v SWTRG (bit 2 v TC_CCRx)
7. Čakaj na zastavico CPCS* v TC_SRx

*podrobnosti poiščite v tovarniški listini od strani 523 dalje ali na slajdu 13.

TC (časovnik / števec)

Naslovi registrov:

```
.equ PMC_BASE, 0xFFFFFC00      /* Power Management Controller */
                                 /* Base Address */

.equ PMC_PCER, 0x10            /* Peripheral Clock Enable Register */

.equ TC0_BASE, 0xFFFA0000      /* TC0 Channel Base Address */
.equ TC_CCR, 0x00              /* TC0 Channel Control Register */
.equ TC_CMR, 0x04              /* TC0 Channel Mode Register*/
.equ TC_CV, 0x10               /* TC0 Counter Value */
.equ TC_RA, 0x14               /* TC0 Register A */
.equ TC_RB, 0x18               /* TC0 Register B */
.equ TC_RC, 0x1C               /* TC0 Register C */
.equ TC_SR, 0x20               /* TC0 Status Register */
.equ TC_IER, 0x24              /* TC0 Interrupt Enable Register*/
.equ TC_IDR, 0x28              /* TC0 Interrupt Disable Register */
.equ TC_IMR, 0x2C              /* TC0 Interrupt Mask Register */
```

TC (časovnik / števec) - izhodne linije TIOA, TIOB

34.6.5 TC Channel Mode Register: Waveform Mode

Register Name: TC_CMRx [x=0..2] (WAVE = 1)

Access Type: Read-write

31	30	29	28	27	26	25	24
BSWTRG		BEEVT		BCPC		BCPB	
23	22	21	20	19	18	17	16
ASWTRG		AEEVT		ACPC		ACPA	
15	14	13	12	11	10	9	8
WAVE	WAVSEL		ENETR	EEVT		EEVTEDG	
7	6	5	4	3	2	1	0
CPCDIS	CPCSTOP	BURST		CLKI	TCCLKS		

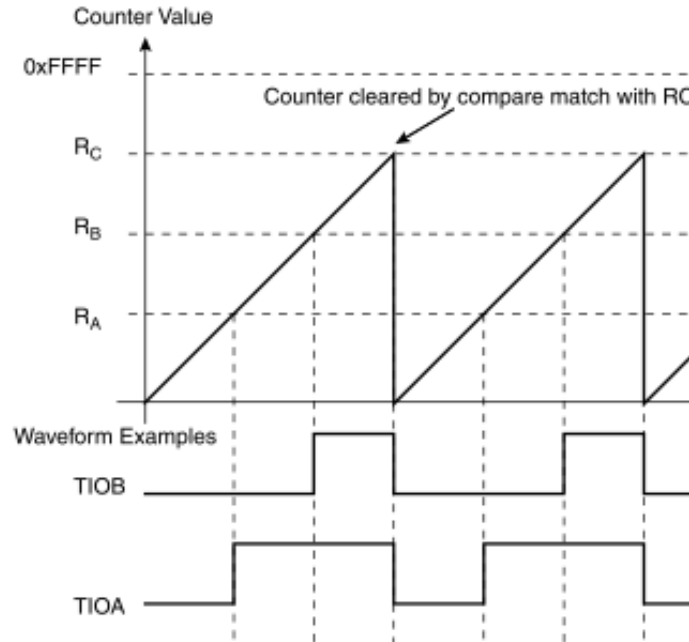
Figure 34-10. WAVSEL = 10 With Trigger

- ACPA: RA Compare Effect on TIOA

ACPA		Effect
0	0	none
0	1	set
1	0	clear
1	1	toggle

- ACPC: RC Compare Effect on TIOA

ACPC		Effect
0	0	none
0	1	set
1	0	clear
1	1	toggle



- BCPC: RC Compare Effect on TIOB

BCPC		Effect
0	0	none
0	1	set
1	0	clear
1	1	toggle

- BCPB: RB Compare Effect on TIOB

BCPB		Effect
0	0	none
0	1	set
1	0	clear
1	1	toggle

FRI-SMS Buzzer PWM Synth demo

